

DEC 2004

10/517163

PCT/JP 2004/006072

日本国特許庁
JAPAN PATENT OFFICE

27. 4. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 4月28日

REC'D 01 III 2004

Wli O

P

出願番号
Application Number: 特願2003-124200
[ST. 10/C]: [JP 2003-124200]

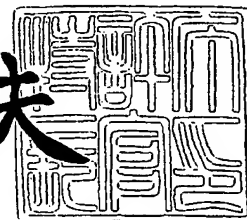
出願人
Applicant(s): 松下電器産業株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 6月 3日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



Best Available Copy

出証番号 出証特2004-3047628

【書類名】 特許願

【整理番号】 2110540171

【提出日】 平成15年 4月28日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/00

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 中谷 敏邦

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 伊藤 幸治

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 プラズマディスプレイ装置

【特許請求の範囲】

【請求項 1】 プラズマディスプレイパネルに駆動電流を供給するスイッチング素子を備えた回路基板を有し、前記回路基板に、前記駆動電流を流すための第 1 の配線パターンと、この第 1 の配線パターンに対向するように形成されかつ前記第 1 の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第 2 の配線パターンとを配設したことを特徴とするプラズマディスプレイ装置。

【請求項 2】 プラズマディスプレイパネルを保持する導電性基板と、この導電性基板に接地されかつ前記プラズマディスプレイパネルに駆動電流を供給するスイッチング素子を備えた回路基板とを有し、前記回路基板に、前記プラズマディスプレイパネルとスイッチング素子とを接続する第 1 の配線パターンと、この第 1 の配線パターンに対向するように形成されかつ前記導電性基板とスイッチング素子とを接続すると共に前記第 1 の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第 2 の配線パターンとを配設したことを特徴とするプラズマディスプレイ装置。

【請求項 3】 プラズマディスプレイパネルを保持する導電性基板と、この導電性基板に取り付けられかつ前記プラズマディスプレイパネルに駆動電流を供給するスイッチング素子を備えた回路基板と、この回路基板と前記パネルの電極とを接続する複数の配線基板とを有し、前記回路基板に、前記プラズマディスプレイパネルとスイッチング素子とを接続する第 1 の配線パターンと、この第 1 の配線パターンに対向するように形成されかつ前記導電性基板とスイッチング素子とを接続すると共に前記第 1 の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第 2 の配線パターンとを配設し、かつ前記配線基板に前記回路基板を導電性基板に接地するための配線パターンを配設したことを特徴とするプラズマディスプレイ装置。

【請求項 4】 回路基板にスイッチング素子に接続されるコンデンサを設け、かつ前記回路基板に、前記コンデンサとスイッチング素子とを接続する第 3 の配線パターンと、この第 3 の配線パターンに対向するように形成されかつ前記導電

性基板とコンデンサとを接続すると共に前記第3の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第4の配線パターンとを配設した請求項2または3に記載のプラズマディスプレイ装置。

【請求項5】 プラズマディスプレイパネルに流れる駆動電流と導電性基板に流れる駆動電流の向きが逆方向となるように構成したことを特徴とする請求項2または3に記載のプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、テレビジョン受像機およびコンピュータ端末等の画像表示に用いられるプラズマディスプレイ装置に関するものである。

【0002】

【従来の技術】

近年、プラズマディスプレイ装置は、視認性に優れた表示パネル（薄型表示デバイス）として注目されており、高精細化および大画面化が進められている。

【0003】

このプラズマディスプレイ装置には、大別して、駆動的にはAC型とDC型があり、放電形式では面放電型と対向放電型の2種類があるが、高精細化、大画面化および製造の簡便性から、現状では、AC型で面放電型のプラズマディスプレイ装置が主流を占めるようになってきている。

【0004】

このようなプラズマディスプレイ装置においては、透明な一対のガラス基板の間に放電空間が形成されるように対向配置するとともにガラス基板に電極群を配置したプラズマディスプレイパネル（以下パネルという）と、このパネルを保持するシャーシ部材と、このシャーシ部材に取り付けられ前記パネルに信号を印加して表示を行う表示駆動回路ブロックとでパネルモジュールを構成し、このパネルモジュールを筐体で覆うことにより完成品としている（特許文献1参照）。

【0005】

まず、プラズマディスプレイ装置における表示パネルの構造について、図8を

用いて説明する。図 8 に示すように、ガラス基板などの透明な前面側の基板 1 上には、走査電極と維持電極とで対をなすストライプ状の表示電極 2 が複数列形成され、そしてその電極群を覆うように誘電体層 3 が形成され、その誘電体層 3 上には保護膜 4 が形成されている。

【0006】

また、前記前面側の基板 1 に対向配置される背面側の基板 5 上には、走査電極及び維持電極の表示電極 2 と交差するように、オーバーコート層 6 で覆われた複数列のストライプ状のアドレス電極 7 が形成されている。このアドレス電極 7 間のオーバーコート層 6 上には、アドレス電極 7 と平行に複数の隔壁 8 が配置され、この隔壁 8 間の側面およびオーバーコート層 6 の表面に蛍光体層 9 が設けられている。

【0007】

これらの基板 1 と基板 5 とは、走査電極および維持電極の表示電極 2 とアドレス電極 7 とがほぼ直交するように、微小な放電空間を挟んで対向配置されるとともに、周囲が封止され、そして前記放電空間には、ヘリウム、ネオン、アルゴン、キセノンのうちの一種または混合ガスが放電ガスとして封入されている。また、放電空間は、隔壁 8 によって複数の区画に仕切ることにより、表示電極 2 とアドレス電極 7 との交点が位置する複数の放電セルが設けられ、その各放電セルには、赤色、緑色及び青色となるように蛍光体層 9 が一色ずつ順次配置されている。

【0008】

図 9 にこのパネルの電極配列を示しており、図 9 に示すように走査電極および維持電極とアドレス電極とは、M 行×N 列のマトリックス構成であり、行方向には M 行の走査電極 SCN1～SCNM および維持電極 SUS1～SUSM が配列され、列方向には N 列のアドレス電極 D1～DN が配列されている。

【0009】

このような電極構成のパネルにおいては、アドレス電極と走査電極の間に書き込みパルスを印加することにより、アドレス電極と走査電極の間でアドレス放電を行い、放電セルを選択した後、走査電極と維持電極との間に、交互に反転する

周期的な維持パルスを印加することにより、走査電極と維持電極との間で維持放電を行い、所定の表示を行うものである。

【0010】

図10は、このようなパネルを用いたプラズマディスプレイ装置において、主要回路基板の配置構造を示している。図10に示すように、パネル11は、機械的強度を高めるため、支持基板12に接着されている。そして、パネル11の一方の走査電極群11aにはフレキシブル接続基板13を介してサステイン回路基板14が接続され、他方の維持電極群11bにはフレキシブル接続基板13を介してサステイン回路基板15が接続されている。

【0011】

前記サステイン回路基板14にはパネル11を駆動するためのスイッチング素子16、17およびパルス電流供給源としての平滑コンデンサ18が実装され、また前記サステイン回路基板15にはパネル11を駆動するためのスイッチング素子19、20およびパルス電流供給源としての平滑コンデンサ21が実装されている。

【0012】

また、前記サステイン回路基板14、15は、それぞれ導電性支持具22を介して導電性基板23に機械的に取り付けられると共に、電気的に接続されている。さらに、サステイン回路基板14、15は、電源回路24に配線部材25、26を介して接続されており、その電源回路24からサステイン回路基板14、15に電圧が供給される。

【0013】

このプラズマディスプレイ装置においては、サステイン回路基板14とサステイン回路基板15から交互にサステインパルスを出力し、図11に示すように走査電極群と維持電極群にサステインパルスを印加して、パネル11に駆動電流を供給している。

【0014】

【特許文献1】

特許第2807672号公報

【0015】

【発明が解決しようとする課題】

ところで、上記従来のプラズマディスプレイ装置においては、図12に示すような経路で駆動電流が流れる。まず、走査電極群11aにサステインパルスを加する期間 t_1 は、平滑コンデンサ18のプラス側電極→スイッチング素子16→パネル11→スイッチング素子20→導電性基板23→平滑コンデンサ18のマイナス側電極の経路で流れる。次に、維持電極群11bにサステインパルスを加する期間 t_2 は、平滑コンデンサ21のプラス側電極→スイッチング素子19→パネル11→スイッチング素子17→導電性基板23→平滑コンデンサ21のマイナス側電極の経路で流れる。なお、図12において、Cはパネル11の各放電セルが持つ容量性成分、 $L_1 \sim L_{15}$ は寄生インダクタンスである。

【0016】

しかし、図12に示すように、パネル11とサステイン回路基板14、15、導電性基板23から構成される電流経路には、寄生インダクタンス $L_1 \sim L_{15}$ が存在するため、パネル11のサステイン動作において、 di/dt の大きい駆動電流が流れると、図11に示すように駆動電流が流れる瞬間に、パネル11の電極群に印加される電圧波形に大きなリングングが生じる。このため、パネル11に印加される電圧が下がり、パネル11の動作電圧マージンが狭くなるという課題があった。

【0017】

本発明はこのような課題を解決するためになされたものであり、プラズマディスプレイ装置の寄生インダクタンスを低減して、パネルの電圧波形のリングングを低減することを目的とする。

【0018】

【課題を解決するための手段】

上記課題を解決するために本発明は、パネルに駆動電流を供給するスイッチング素子を備えた回路基板を有し、前記回路基板に、前記駆動電流を流すための第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線

パターンとを配設したことを特徴とする。

【0019】

また、本発明においては、パネルを保持する導電性基板と、この導電性基板に接地されかつ前記パネルに駆動電流を供給するスイッチング素子を備えた回路基板とを有し、前記回路基板に、前記パネルとスイッチング素子とを接続する第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記導電性基板とスイッチング素子とを接続すると共に前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線パターンとを配設したことを特徴とする。

【0020】

また、本発明においては、パネルを保持する導電性基板と、この導電性基板に取り付けられかつ前記パネルに駆動電流を供給するスイッチング素子を備えた回路基板と、この回路基板と前記パネルの電極とを接続する複数の配線基板とを有し、前記回路基板に、前記パネルとスイッチング素子とを接続する第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記導電性基板とスイッチング素子とを接続すると共に前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線パターンとを配設し、かつ前記配線基板に前記回路基板を導電性基板に接地するための配線パターンを配設したことを特徴とする。

【0021】

さらに、本発明においては、回路基板にスイッチング素子に接続されるコンデンサを設け、かつ前記回路基板に、前記コンデンサとスイッチング素子とを接続する第3の配線パターンと、この第3の配線パターンに対向するように形成されかつ前記導電性基板とコンデンサとを接続すると共に前記第3の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第4の配線パターンとを配設したものである。

【0022】

また、パネルに流れる駆動電流と導電性基板に流れる駆動電流の向きが逆方向となるように構成したものである。

【0023】

このような構成のプラズマディスプレイ装置にすることにより、プラズマディスプレイ装置の寄生インダクタンスを低減できる。

【0024】**【発明の実施の形態】**

以下、本発明の一実施の形態によるプラズマディスプレイ装置について、図1～図7の図面を参照しながら説明する。

【0025】

図1は本発明の一実施の形態によるプラズマディスプレイ装置において、回路基板の配置構造を示す図であり、図2(a)、(b)および図3(a)、(b)はその装置に使用する回路基板の配線パターンを示す図で、図2(a)および図3(a)に部品実装面から見た平面を示し、図2(b)および図3(b)に反対側の面から見た平面を示している。

【0026】

図において、11は上記で説明したパネルであり、このパネル11は、導電性基板であるアルミニウムなどからなるシャーシ部材31に熱伝導性部材を介して接着することにより保持されている。

【0027】

32、33は前記シャーシ部材31にビスなどの導電性支持具34により取り付けられる回路基板としてのサステイン回路基板で、このサステイン回路基板32、33は、前記パネル11の走査電極群11a、維持電極群11bに配線基板としての複数のフレキシブル接続基板35を介して接続されている。このサステイン回路基板32、33には、それぞれパネル11を駆動するためのMOSFETなどからなるスイッチング素子36～39と、パルス電流供給源としてのコンデンサである平滑コンデンサ40、41が実装されて配設されている。

【0028】

前記サステイン回路基板32は、図2(a)、(b)に示すように、スイッチング素子36、37や平滑コンデンサ40の実装面側に、前記パネル11の電極に接続したフレキシブル接続基板35が接続される第1の配線パターン42を形

成し、また反対の裏面側に、この第1の配線パターン42に対向するように第2の配線パターン43を形成している。さらに、前記実装面側には平滑コンデンサ40とスイッチング素子36とを接続する第3の配線パターン44を形成し、反対の裏面側には、この第3の配線パターン44に対向するように前記第2の配線パターン43と一体に第4の配線パターン45を形成している。また、前記サステイン回路基板32の配線パターン43は、サステイン回路基板32をシャーシ部材31に取り付けるビスにより、シャーシ部材31に接地されている。

【0029】

一方、前記サステイン回路基板33は、図3(a)、(b)に示すように、スイッチング素子38、39や平滑コンデンサ41の実装面側に、前記パネル11の電極に接続したフレキシブル接続基板35が接続される第1の配線パターン46を形成し、また反対の裏面側に、この第1の配線パターン46に対向するように第2の配線パターン47を形成している。さらに、前記実装面側には平滑コンデンサ41とスイッチング素子38とを接続する第3の配線パターン48を形成し、反対の裏面側には、この第3の配線パターン48に対向するように前記第2の配線パターン47と一体に第4の配線パターン49を形成している。また、前記サステイン回路基板33の配線パターン47は、サステイン回路基板33をシャーシ部材31に取り付けるビスにより、シャーシ部材31に接地されている。

【0030】

50はサステイン回路基板32、33に電圧を供給するための電源回路であり、この電源回路50は配線部材51、52を介して前記サステイン回路基板32、33に接続されている。

【0031】

このようなプラズマディスプレイ装置においては、図4に示すように、サステイン回路基板32とサステイン回路基板33から交互にサステインパルスを出力し、走査電極群と維持電極群にサステインパルスを印加して、パネル11に駆動電流を供給している。この駆動電流はパルス状波形であり、大きな di/dt を持ち、42インチサイズのパネルを例にすると、駆動電流の di/dt は 10^9 A/s程度まで達する。

【0032】

次に、本実施の形態によるプラズマディスプレイ装置の駆動電流の経路について図5を用いて説明する。

【0033】

まず、走査電極群11aにサステインパルスを印加する期間 t_1 は、平滑コンデンサ40のプラス側電極→サステイン回路基板32の配線パターン44の寄生インダクタンス L_{44} →スイッチング素子36→サステイン回路基板32の配線パターン42の寄生インダクタンス L_{42} →フレキシブル接続基板35の寄生インダクタンス L_{35} →パネル11（電極群の寄生インダクタンス L_{11} →セル群の容量性成分 C ）→フレキシブル接続基板35の寄生インダクタンス L_{35} →サステイン回路基板33の配線パターン46の寄生インダクタンス L_{46} →スイッチング素子39→サステイン回路基板33の配線パターン47の寄生インダクタンス L_{47} →ビスなどの導電性支持具34の寄生インダクタンス L_{34} →シャーシ部材31の寄生インダクタンス L_{31} →導電性支持具34の寄生インダクタンス L_{34} →サステイン回路基板32の配線パターン43の寄生インダクタンス L_{43} →サステイン回路基板32の配線パターン45の寄生インダクタンス L_{45} →平滑コンデンサ40のマイナス側電極の経路で流れる。すなわち、駆動電流の経路には多数の寄生インダクタンスが存在している。

【0034】

ここで、サステイン回路基板32には、図2に示すように、部品実装面に平滑コンデンサ40からスイッチング素子36までの配線パターン44と、スイッチング素子36からフレキシブル接続基板35までの配線パターン42とが形成され、反対側のはんだ面に前記配線パターン42、44に対向する個所に導電性支持具34から平滑コンデンサ40までの配線パターン43、45が形成されている。また、フレキシブル接続基板35を介してパネル11を接続する個所と、導電性支持具34を介してシャーシ部材31を接続する個所とがサステイン回路基板32の同じ端部に形成されている。

【0035】

すなわち、この構成により配線パターン44の寄生インダクタンス L_{44} と、

配線パターン 45 の寄生インダクタンス L_{45} に互いに逆方向の駆動電流 I_1 、 I_2 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{44} と L_{45} は等価的に小さくなる。また、配線パターン 42 の寄生インダクタンス L_{42} と、配線パターン 43 の寄生インダクタンス L_{43} にも互いに逆方向の駆動電流 I_1 、 I_2 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{42} と L_{43} は等価的に小さくなる。

【0036】

また、サステイン回路基板 33 には、図 3 に示すように、部品実装面に平滑コンデンサ 41 からスイッチング素子 38 までの配線パターン 48 と、スイッチング素子 38 からフレキシブル接続基板 35 までの配線パターン 46 とが形成され、反対側のはんだ面に前記配線パターン 46、48 に対向する個所に導電性支持具 34 から平滑コンデンサ 41 までの配線パターン 47、49 が形成されている。また、フレキシブル接続基板 35 を介してパネル 11 を接続する個所と、導電性支持具 34 を介してシャーシ部材 31 を接続する個所とがサステイン回路基板 33 の同じ端部に形成されている。

【0037】

すなわち、この構成により配線パターン 46 の寄生インダクタンス L_{46} と、配線パターン 47 の寄生インダクタンス L_{47} に互いに逆方向の駆動電流 I_3 、 I_4 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{46} と L_{47} は等価的に小さくなる。

【0038】

同様に、維持電極群 11b にサステインパルスを印加する期間 t_2 は、平滑コンデンサ 41 のプラス側電極→サステイン回路基板 33 の配線パターン 48 の寄生インダクタンス L_{48} →スイッチング素子 38→サステイン回路基板 33 の配線パターン 46 の寄生インダクタンス L_{46} →フレキシブル接続基板 35 の寄生インダクタンス L_{35} →パネル 11 (セル群の容量性成分 C →電極群の寄生インダクタンス L_{11})→フレキシブル接続基板 35 の寄生インダクタンス L_{35} →サステイン回路基板 32 の配線パターン 42 の寄生インダクタンス L_{42} →スイッチング素子 37→サステイン回路基板 32 の配線パターン 43 の寄生インダク

タンス L 4 3 → 導電性支持具 3 4 の寄生インダクタンス L 3 4 → シャーシ部材 3 1 の寄生インダクタンス L 3 1 → 導電性支持具 3 4 の寄生インダクタンス L 3 4 → サステイン回路基板 3 3 の配線パターン 4 7 の寄生インダクタンス L 4 7 → サステイン回路基板 3 3 の配線パターン 4 9 の寄生インダクタンス L 4 9 → 平滑コンデンサ 4 1 のマイナス側電極の経路で流れ、この駆動電流経路にも多数の寄生インダクタンスが存在しているが、ここでも上述のように寄生インダクタンスによる影響を減少させることができる。

【0039】

すなわち、サステイン回路基板 3 3 の部品面には、平滑コンデンサ 4 1 からスイッチング素子 3 8 までの配線パターン 4 8 と、スイッチング素子 3 8 からフレキシブル接続基板 3 5 までの配線パターン 4 6 が形成され、はんだ面には前記配線パターン 4 6、4 8 に対向する個所に導電性支持具 3 4 から平滑コンデンサ 4 1 までの配線パターン 4 7、4 9 が形成され、そしてフレキシブル接続基板 3 5 を介してパネル 1 1 を接続する個所と、導電性支持具 3 4 を介してシャーシ部材 3 1 を接続する個所がサステイン回路基板 3 3 の同じ端部に形成されている。

【0040】

これにより、配線パターン 4 8 の寄生インダクタンス L 4 8 と、配線パターン 4 9 の寄生インダクタンス L 4 9 に互いに逆方向の駆動電流 I 3、I 4 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L 4 8 と L 4 9 は等価的に小さくなる。また、配線パターン 4 6 の寄生インダクタンス L 4 6 と、配線パターン 4 7 の寄生インダクタンス L 4 7 にも互いに逆方向の駆動電流 I 3、I 4 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L 4 6 と L 4 7 は等価的に小さくなる。

【0041】

また、サステイン回路基板 3 2 の部品実装面には、フレキシブル接続基板 3 5 からスイッチング素子 3 7 までの配線パターン 4 2 が形成され、はんだ面には前記配線パターン 4 2 に対向する個所にスイッチング素子 3 7 から導電性支持具 3 4 までの配線パターン 4 3 が形成され、そしてフレキシブル接続基板 3 5 を介してパネル 1 1 を接続する個所と、導電性支持具 3 4 を介してシャーシ部材 3 1 に

接続する個所がサステイン回路基板 32 の同じ端部に形成されている。

【0042】

これにより、図 2 に示すように、配線パターン 42 の寄生インダクタンス L_{42} と、配線パターン 43 の寄生インダクタンス L_{43} に互いに逆方向の駆動電流 I_5 、 I_6 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{42} と L_{43} は等価的に小さくなる。したがって、サステイン回路基板 32、33 の寄生インダクタンスは著しく減少する。

【0043】

なお、サステイン回路基板 33 では、配線パターン 46 の寄生インダクタンス L_{46} と、配線パターン 47 の寄生インダクタンス L_{47} には、互いに逆方向で流れる駆動電流 I_7 、 I_8 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{46} と L_{47} は等価的に小さくなる。

【0044】

さらに、図 5 において、パネル 11 の内部の維持電極群に近接してシャーシ部材 31 が設けられており、図 4 に示す t_1 、 t_2 の各期間において、パネル 11 の電極群の寄生インダクタンス L_{11} と、シャーシ部材 31 の寄生インダクタンス L_{31} に互いに逆方向の駆動電流が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{11} と L_{31} は等価的に小さくなり、したがって、パネル 11 の電極群の寄生インダクタンス L_{11} およびシャーシ部材 31 の寄生インダクタンス L_{31} は著しく減少する。

【0045】

以上説明したように、寄生インダクタンス L_{44} と L_{45} 、 L_{42} と L_{43} 、 L_{48} と L_{49} 、 L_{46} と L_{47} 、 L_{11} と L_{31} はそれぞれ互いに負の相互インダクタンスを形成し、駆動電流経路の寄生インダクタンスは著しく減少する。したがって di/dt の大きい駆動電流が流れても、パネル 11 の電極群に印加される電圧波形のリンギングを小さく抑えることができる。

【0046】

具体的な例を説明すると、4.2 インチサイズのパネルの場合、従来の装置ではリンギングが約 50 V あったが、本発明において、回路基板に 1.6 mm の絶縁

層厚みをもつ両面基板を用い、パネルの内部に付設された電極群とシャーシ部材との間隔を 5 mm とした場合、リングングは約 20 V にまで低減される。

【0047】

なお、図 2、図 3 の例では、回路基板の表裏に形成する配線パターンを、ほぼ同じ形状で形成して対向させた場合を示したが、配線パターンの形状はこれに限ったものではなく、異なった形状の配線パターンの一部分が対向していてもよい。例えば配線パターン 43 や 47 が半田面全面を覆う形状をしている場合、配線パターン 43、47 を流れる駆動電流は、部品面の配線パターン 42、44 または 46、48 と対向している部分、すなわち負の相互インダクタンスを形成して電流経路のインピーダンスが最も低くなる配線パターンと対向する部分を通るので、本実施の形態と同様の効果が得られる。

【0048】

また、本実施の形態では、導電性支持具を回路基板のフレキシブル接続基板のある端部にだけ設けた場合を示したが、同時に回路基板のフレキシブル接続基板から遠い端部にも導電性支持具を設けても良い。このような場合にも回路基板と導電性基板との間を通れる駆動電流の大部分は、回路基板の配線パターン間およびパネルとシャーシ部材との間において負の相互インダクタンスを形成しやすい経路を通れる。すなわち、駆動電流はフレキシブル接続基板のある端部に設けた導電性支持具へと通れるので、本実施の形態と同様の効果が得られる。

【0049】

図 6、図 7 に本発明の他の実施の形態によるプラズマディスプレイ装置を示している。この図 6、図 7 に示す実施の形態においては、2 層構造の配線パターンを有するフレキシブル接続基板 53 を用いたもので、そのフレキシブル接続基板 53 に設けた一方の配線パターン 54 は、パネル 11 の電極とサステイン回路基板 32、33 の配線パターン 42、46 とを接続し、他方の配線パターン 55 は、サステイン回路基板 32、33 の配線パターン 43、47 をシャーシ部材 31 に接地するものである。なお、サステイン回路基板 32、33 は、シャーシ部材 31 に電氣的に接続して接地することなく、導電性支持具 34 により機械的に取り付けられている。

【0050】

すなわち、この構成により、図7に示すように、フレキシブル接続基板53の1層目の配線パターン54と2層目の配線パターン55に逆方向の駆動電流が流れ、負の相互インダクタンスを形成するので、フレキシブル接続基板53の1層目の寄生インダクタンス L_{54} と2層目の寄生インダクタンス L_{55} は等価的に小さくなり、パネル11の電極群に印加される電圧波形のリングングをさらに小さく抑えることができる。42インチサイズのパネルで実験した結果によれば、本実施の形態の構成とすることにより、リングングが約15Vにまで低減される。

【0051】

【発明の効果】

以上説明したように、本発明のプラズマディスプレイ装置によれば、パネルに駆動電流を供給するスイッチング素子を備えた回路基板を有し、前記回路基板に、前記駆動電流を流すための第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線パターンとを配設したもので、回路基板の寄生インダクタンスを小さくしてパネルに印加される電圧波形のリングングを低減することができ、パネルの動作電圧マージンを改善できる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態によるプラズマディスプレイ装置の要部構造を示す斜視図

【図2】

(a)、(b)は同装置の回路基板に形成する配線パターンを示す平面図

【図3】

(a)、(b)は同装置の別の回路基板に形成する配線パターンを示す平面図

【図4】

同装置の電氣的等価回路を示す回路図

【図5】

同装置の駆動波形図

【図 6】

本発明の他の実施の形態によるプラズマディスプレイ装置の要部構造を示す斜視図

【図 7】

同装置の電氣的等価回路を示す回路図

【図 8】

プラズマディスプレイパネルを示す斜視図

【図 9】

同パネルの電気配線図

【図 10】

従来のプラズマディスプレイ装置を示す斜視図

【図 11】

従来のプラズマディスプレイ装置の駆動波形図

【図 12】

同装置の電氣的等価回路を示す回路図

【符号の説明】

11 パネル

31 シャーシ部材

32、33 サステイン回路基板

35、53 フレキシブル接続基板

36、37、38、39 スイッチング素子

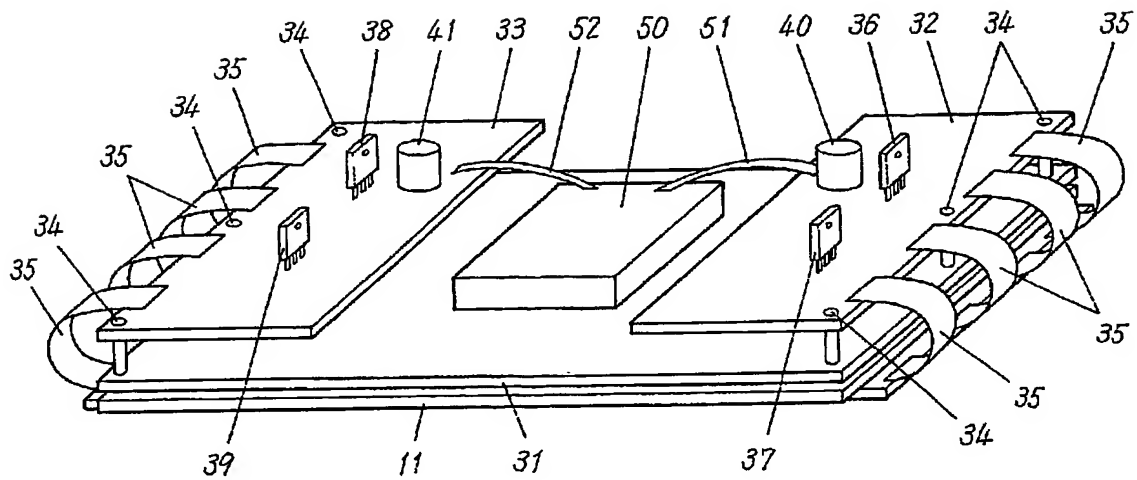
40、41 平滑コンデンサ

42、43、44、45、46、47、48、49 配線パターン

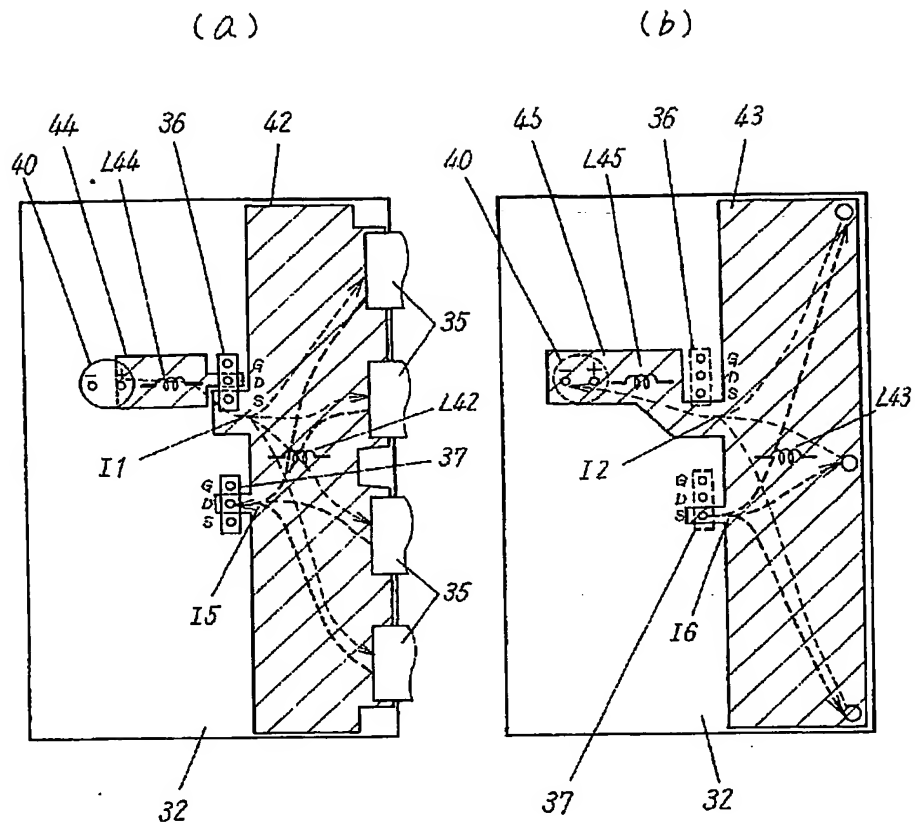
【書類名】

図面

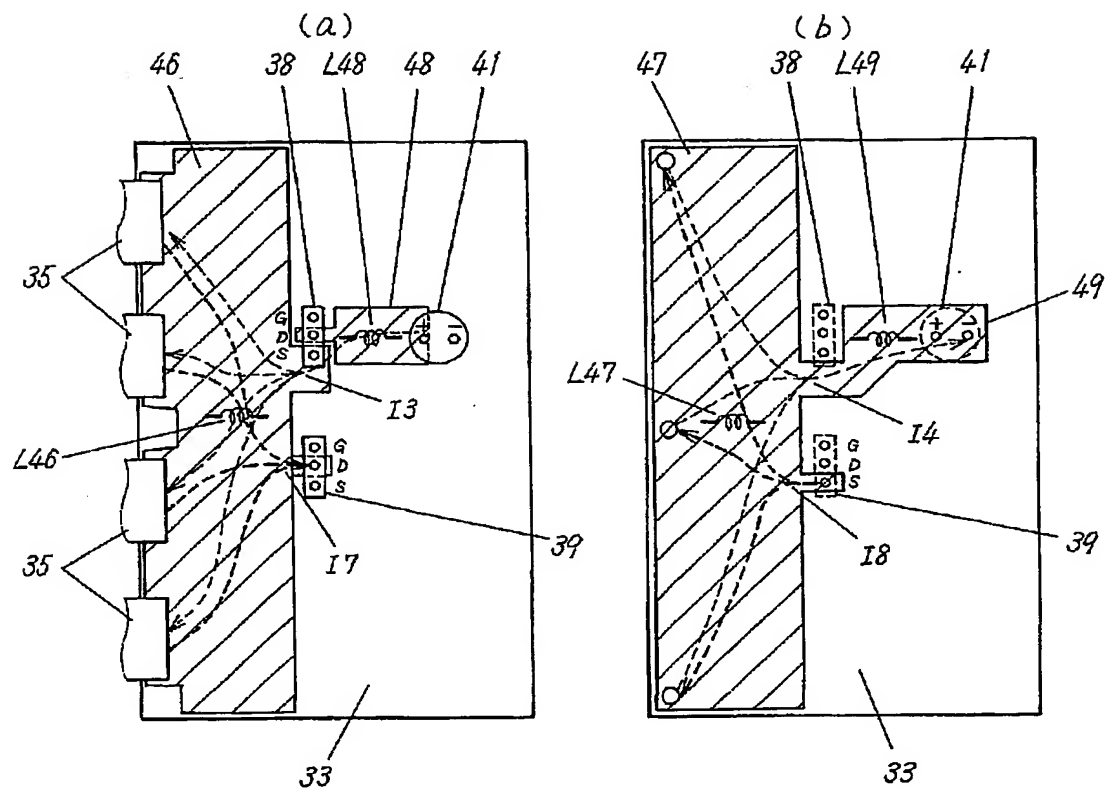
【図 1】



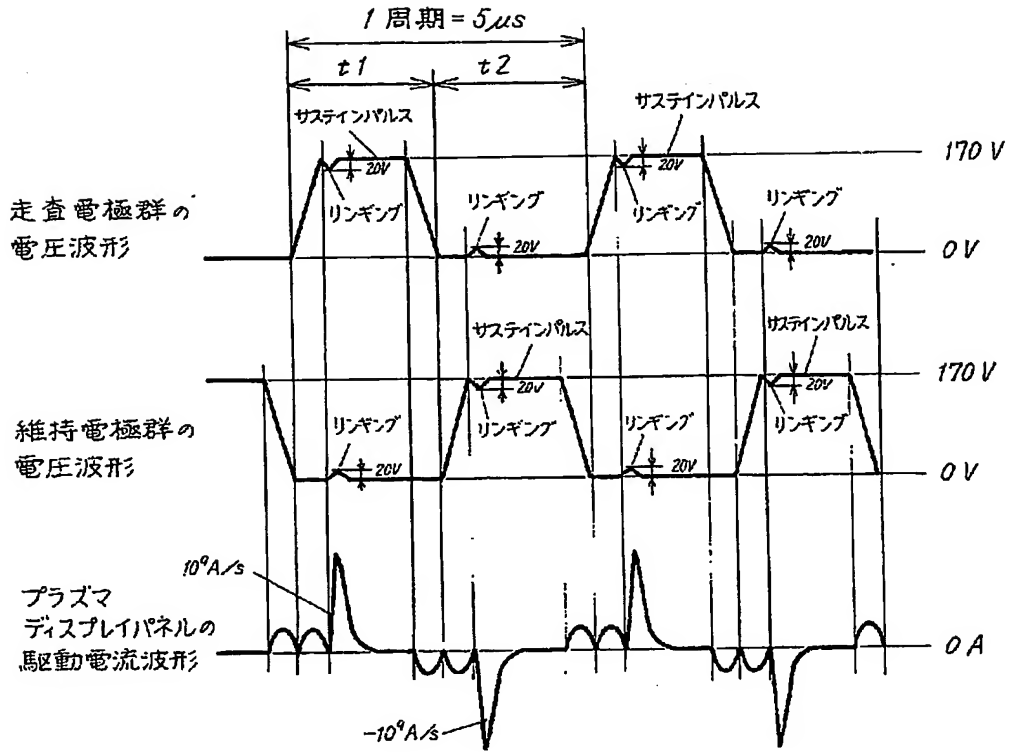
【図 2】



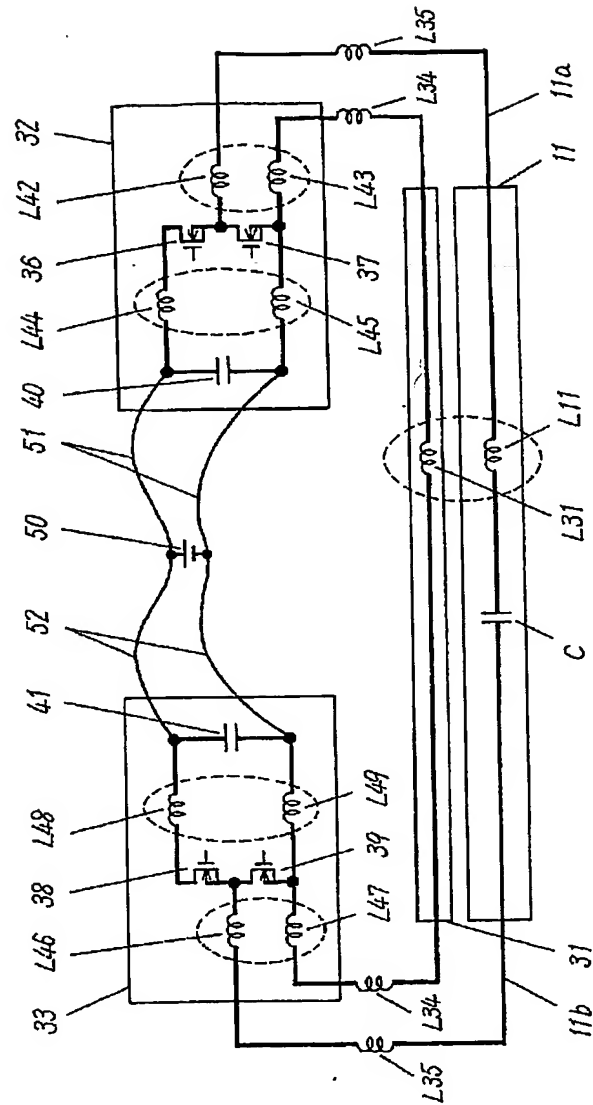
【図 3】



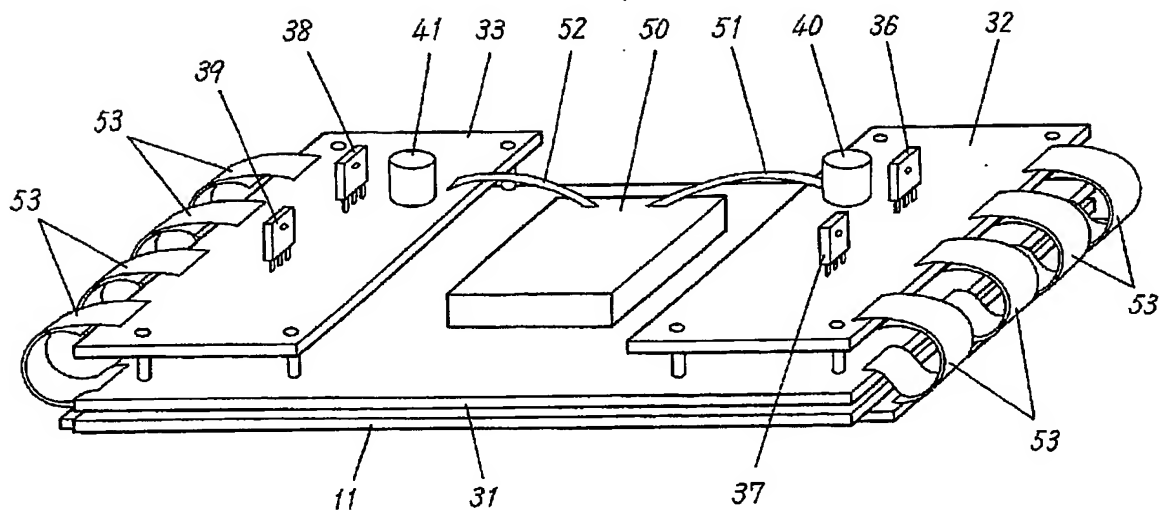
【図 4】



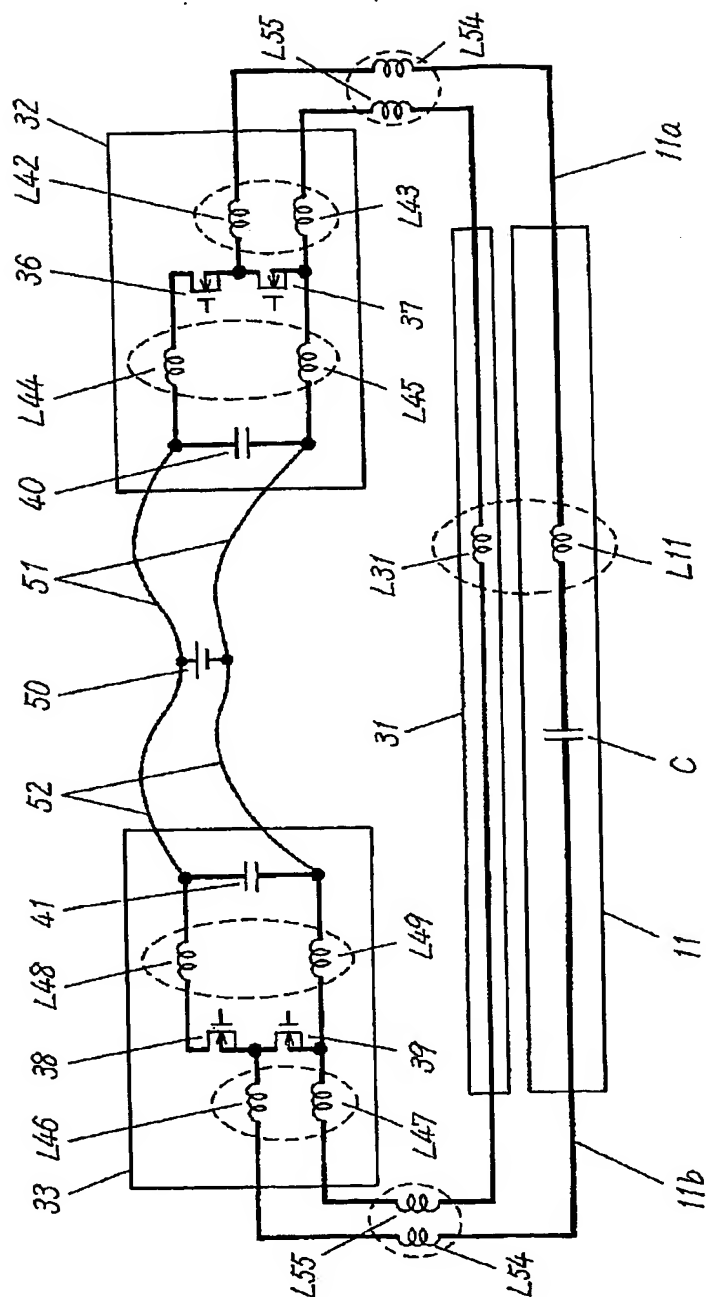
【図 5】



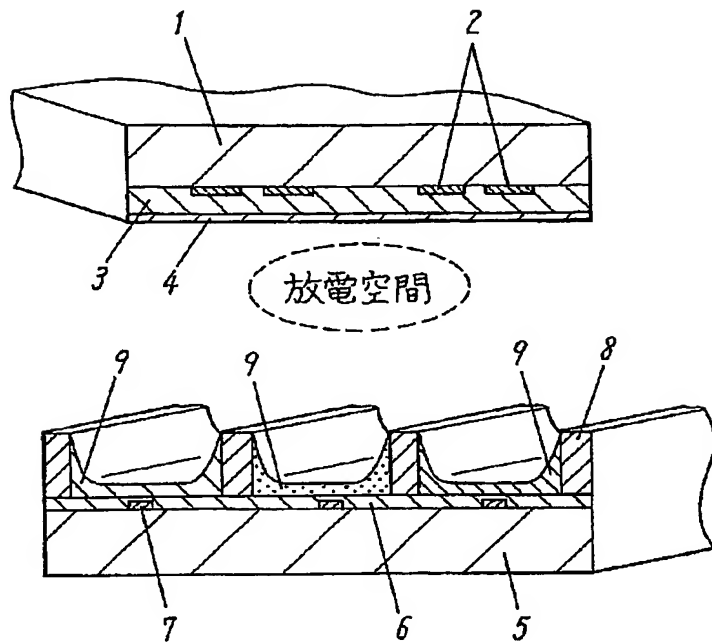
【図 6】



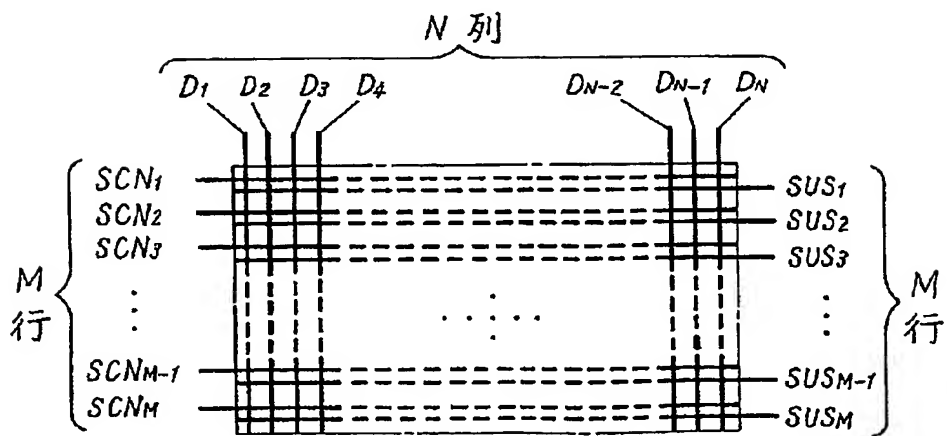
【図 7】



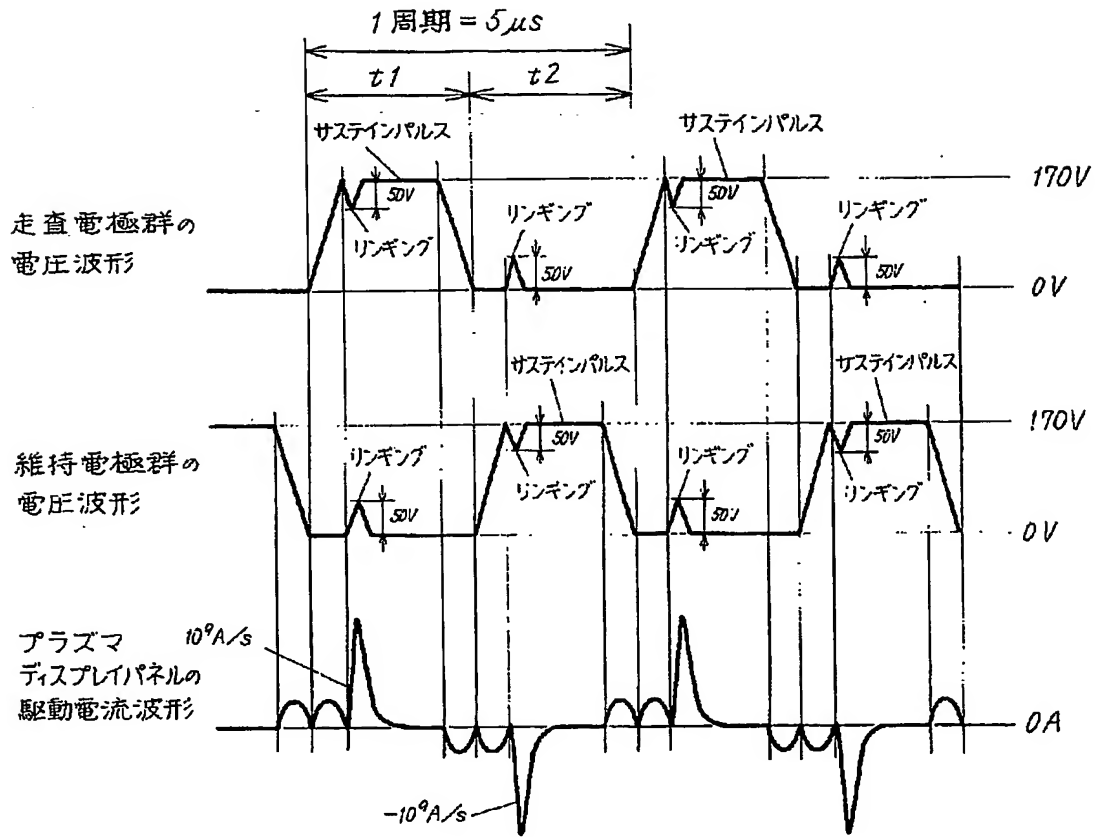
【図 8】



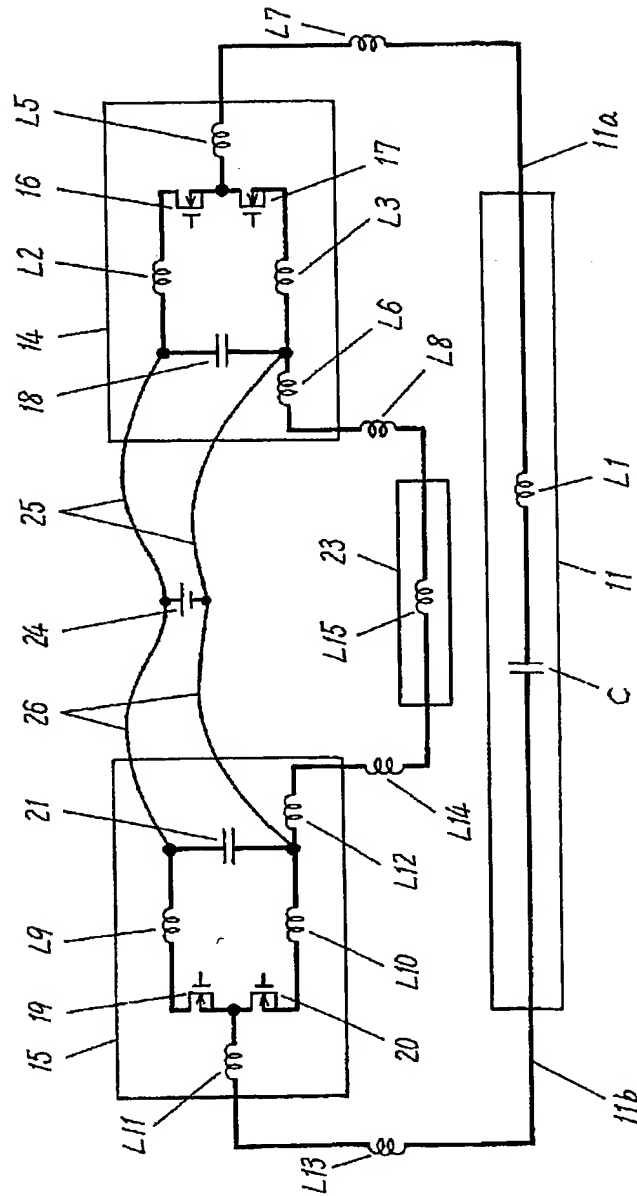
【図 9】



【図 11】



【図12】



【書類名】 要約書

【要約】

【課題】 プラズマディスプレイ装置の寄生インダクタンスを低減して、パネルの電圧波形のリングングを低減することを目的とする。

【解決手段】 パネル 1 1 に駆動電流を供給するスイッチング素子 3 6 ~ 3 9 を備えたサステイン回路基板 3 2、3 3 を有し、前記サステイン回路基板 3 2、3 3 に、前記駆動電流を流すための第 1 の配線パターンと、この第 1 の配線パターンに対向するように形成されかつ前記第 1 の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第 2 の配線パターンとを配設した。

【選択図】 図 1

特願 2 0 0 3 - 1 2 4 2 0 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日
[変更理由]

住 所
氏 名

1 9 9 0 年 8 月 2 8 日

新規登録

大阪府門真市大字門真 1 0 0 6 番地

松下電器産業株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.